

PAT-NO: JP408317289A  
DOCUMENT-IDENTIFIER: JP 08317289 A  
TITLE: CCD SIGNAL READ-OUT CIRCUIT  
PUBN-DATE: November 29, 1996

INVENTOR-INFORMATION:  
NAME  
TAMAYAMA, HIROSHI

ASSIGNEE-INFORMATION:  
NAME FUJI PHOTO FILM CO LTD  
COUNTRY N/A

APPL-NO: JP07123482  
APPL-DATE: May 23, 1995

INT-CL (IPC): H04N005/335

ABSTRACT:

PURPOSE: To provide a charge coupled device(CCD) signal read-out circuit reducing noise from the output signal of a CCD.

CONSTITUTION: The output signals 100 of a CCD11 are inputted in gate circuit G13 and 14 through an amplifier 12. In the gate circuit 13 and 14, a field through level and a signal level are extracted, the levels become dual signals 131 and 141 and the signal are inputted in the input terminals, positive and negative, of a differential amplifier 15. The differential amplifier 15 adds the signal that the input signal 141 is inverted to the input signal 131 and outputs a serial signal 150. A noise reduction circuit

NR16 is composed of a low-pass filter or an integration circuit. In the case of the integration circuit, the noise of an opposite phase is canceled from the input signal 150 from the differential amplifier 15, high-pass noise is reduced and the signal is imparted to a signal holding circuit 17. The signal holding circuit 17 perform sample-and-hold for the output of the noise reduction circuit 16 and outputs a reading signal 101.

COPYRIGHT: (C)1996,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-317289

(43) 公開日 平成8年(1996)11月29日

(51) Int.Cl.<sup>6</sup>

H 0 4 N 5/335

識別記号

庁内整理番号

F I

H 0 4 N 5/335

技術表示箇所

P

審査請求 未請求 請求項の数8 O L (全 8 頁)

(21) 出願番号 特願平7-123482

(22) 出願日 平成7年(1995)5月23日

(71) 出願人 000005201

富士写真フイルム株式会社

神奈川県南足柄市中沼210番地

(72) 発明者 玉山 宏

埼玉県朝霞市泉水三丁目11番46号 富士写

真フイルム株式会社内

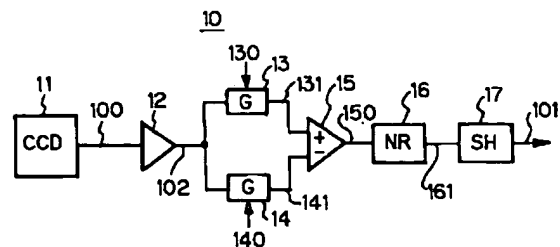
(74) 代理人 弁理士 香取 孝雄

(54) 【発明の名称】 CCD信号読出し回路

(57) 【要約】 (修正有)

【目的】 電荷結合素子(CCD)の出力信号よりノイズを低減するCCD信号読出し回路の提供。

【構成】 CCD 11の出力信号100は、増幅器12を通り、ゲート回路G 13、14に入力される。ゲート回路13、14では、フィードスルーレベルと信号レベルが抽出されて2系列の信号131、141となり、差動増幅器15の入力端子+、-に入力される。差動増幅器15は、入力信号131に同141を反転した信号を加算してシリアルな信号150を出力する。ノイズ除去回路NR16は、低域フィルタまたは積分回路で構成されている。積分回路の場合は、差動増幅器15からの入力信号150から逆相のノイズNiを相殺し、かつ高域ノイズを減少して信号保持回路17に与える。信号保持回路17はノイズ除去回路16の出力をサンプルホールドして読出し信号101を出力する。



1

## 【特許請求の範囲】

【請求項1】 複数の画素期間を含み該複数の画素期間のそれぞれがフィードスルー期間および信号期間を含む第1の信号を、電荷結合デバイス(CCD) から受け、前記信号期間に含まれる相関ノイズおよび高域ノイズを低減した第2の信号を出力するCCD 信号読出し回路において、該回路は、

第1の信号を受け、前記複数の画素期間のそれぞれにおいて前記フィードスルー期間および信号期間のレベルを抽出して、それぞれフィードスルー信号および画素信号とする信号抽出手段と、

該フィードスルー信号および画素信号のうちの一方を反転してシリアル信号として出力する信号反転手段と、前記シリアル信号を平均化し、これによって前記相関するノイズおよび高域ノイズが低減された信号を出力する平均化手段とを含むことを特徴とするCCD 信号読出し回路。

【請求項2】 請求項1に記載のCCD 信号読出し回路において、該回路はさらに、前記平均化手段の出力する信号をサンプルホールドし、第2の信号として出力する信号保持手段を含むことを特徴とするCCD 信号読出し回路。

【請求項3】 請求項1または2に記載のCCD 信号読出し回路において、前記平均化手段は、前記シリアル信号を1画素期間にわたって積分する積分回路を含むことを特徴とするCCD 信号読出し回路。

【請求項4】 請求項1に記載のCCD 信号読出し回路において、前記平均化手段は、前記シリアル信号を低域濾波する低域濾波手段を含むことを特徴とするCCD 信号読出し回路。

【請求項5】 複数の画素期間を含み該複数の画素期間のそれぞれがフィードスルー期間および信号期間を含む第1の信号を、電荷結合デバイス(CCD) から受け、前記信号期間に含まれる相関ノイズおよび高域ノイズを低減した第2の信号を出力するCCD 信号読出し回路において、該回路は少なくとも、

第1の信号を受け、前記複数の画素期間のそれぞれにおいて前記フィードスルー期間および信号期間のレベルを抽出して、それぞれフィードスルー信号および画素信号とする信号抽出手段と、

該フィードスルー信号および画素信号のうちの一方を反転してシリアル信号として出力する信号反転手段と、該シリアル信号を前記複数の画素期間のうちの第1の画素期間について選択して該1のシリアル信号とし、第1の画素期間と異なる第2の画素期間について選択して第2のシリアル信号とする選択手段と、

第1のシリアル信号を平均化し、これによって前記相関するノイズおよび高域ノイズが低減された信号を出力する第1の平均化手段と、

第2のシリアル信号を平均化し、これによって前記相関

2

するノイズおよび高域ノイズが低減された信号を出力する第2の平均化手段とを含むことを特徴とするCCD 信号読出し回路。

【請求項6】 複数の画素期間を含み該複数の画素期間のそれぞれがフィードスルー期間および信号期間を含む第1の信号を、電荷結合デバイス(CCD) から受け、前記信号期間に含まれる相関ノイズおよび高域ノイズを低減した第2の信号を出力するCCD 信号読出し回路において、該回路は少なくとも、

第1の信号を受け、前記複数の画素期間のうちの第1の画素期間において前記フィードスルー期間および信号期間のレベルを抽出して、それぞれ第1のフィードスルー信号および第1の画素信号とする第1の信号抽出手段と、

第1の信号を受け、前記複数の画素期間のうち第1の画素期間と異なる第2の画素期間において前記フィードスルー期間および信号期間のレベルを抽出して、それぞれ第2のフィードスルー信号および第2の画素信号とする第2の信号抽出手段と、

第1の該フィードスルー信号および第1の画素信号のうちの一方を反転して第1のシリアル信号として出力する第1の信号反転手段と、

第2の該フィードスルー信号および第2の画素信号のうちの一方を反転して第2のシリアル信号として出力する第2の信号反転手段と、

第1のシリアル信号を平均化し、これによって前記相関するノイズおよび高域ノイズが低減された信号を出力する第1の平均化手段と、

第2のシリアル信号を平均化し、これによって前記相関するノイズおよび高域ノイズが低減された信号を出力する第2の平均化手段とを含むことを特徴とするCCD 信号読出し回路。

【請求項7】 請求項5または6に記載のCCD 信号読出し回路において、該回路はさらに、少なくとも、第1の平均化手段の出力する信号を第1の画素期間のタイミングでサンプルする第1のサンプル手段と、

第2の平均化手段の出力する信号を第2の画素期間のタイミングでサンプルする第2のサンプル手段と、

第1および第2のサンプル手段でサンプルされた信号をホールドし、第2の信号としてシリアルに出力するホールド信号保持手段とを含むことを特徴とするCCD 信号読出し回路。

【請求項8】 請求項5、6または7に記載のCCD 信号読出し回路において、第1の信号はカラー画像信号であり、第1の画素期間は、該カラー画像信号の色のうちの第1の色の画素期間であり、第2の画素期間は、該カラー画像信号の色のうちの第2の色の画素期間であることを特徴とするCCD 信号読出し回路。

【発明の詳細な説明】

【0001】

50

【産業上の利用分野】本発明は、固体撮像装置の信号読出し回路、とくにCCD（電荷結合デバイス）からの信号の読出しに好適な信号読出し回路に関するものである。

【0002】

【従来の技術】CCD 固体撮像装置は、電荷結合デバイスの記憶した信号電荷を順次読み出してフローティング・キャパシタに一旦蓄積し、その後、フローティング・デフュージョン・アンプ(FDA)を通して出力する。この出力信号は、1画素期間ごとにフィードスルー期間と信号期間があり、それぞれの信号レベルを有する。フィードスルーレベルと信号レベルは、リセットノイズ(kTC ノイズ)とゆらぎノイズ(1/f ノイズ)を含む。リセットノイズは、フローティング・デフュージョン・アンプのリセットに起因して発生する。また、ゆらぎノイズは、FDAに含まれる半導体デバイスが発生する低域のノイズである。これらのノイズは相関がある。この相関ノイズを信号レベルより除去するために、相関2重サンプリング回路(CDS 回路)により両レベルの信号をそれぞれクランプし、サンプリングして抽出し、差分をとる技術が知られている。相関2重サンプリング回路は、このような相関ノイズには効果的であり、例えば、実公平3-3138 公報に記載の積分型相関2重サンプリング回路が知られている。

【0003】

【発明が解決しようとする課題】固体撮像装置の出力信号には、FDAより発生する相関のない高域ノイズも含まれている。しかしこれは、相関2重サンプリング回路では除去できない。それどころか、相関2重サンプリング回路のクランプおよびサンプルホールド動作に起因して信号へ折り返され、そのため、帯域内の成分がかえって増加し、S/Nを劣化させる原因となっていた。従来例では、この高域ノイズを除くために、上述の公報に記載のような積分型のサンプルホールド回路を用いた。しかしこの回路は、回路構成が複雑であり、しかも高速パルスが必要とするなどの問題があった。

【0004】本発明はこのような従来技術の欠点を解消し、回路構成を複雑化しないで、高域ノイズの折り返しが少なく、かつ高速の信号読出しにも対応できるCCD 信号読出し回路を提供することを目的とする。

【0005】

【課題を解決するための手段】本発明によれば、複数の画素期間を含みこの複数の画素期間のそれぞれがフィードスルー期間および信号期間を含む第1の信号を、電荷結合デバイス(CCD)から受け、信号期間に含まれる相関ノイズおよび高域ノイズを低減した第2の信号を出力するCCD 信号読出し回路は、第1の信号を受け複数の画素期間のそれぞれにおいてフィードスルー期間および信号期間のレベルを抽出してそれぞれフィードスルー信号および画素信号とする信号抽出手段と、フィードスルー信号および画素信号のうちの一方を反転してシリアル信号

として出力する信号反転手段と、シリアル信号を平均化し、これによって前記相関するノイズおよび高域ノイズが低減された信号を出力する平均化手段とを含む。

【0006】本発明によればまた、CCD 信号読出し回路はさらに、平均化手段の出力する信号をサンプルホールドし、第2の信号として出力する信号保持手段を含むのが有利である。

【0007】本発明によればまた、これらの信号抽出手段、信号反転手段、平均化手段および信号保持手段のうちの少なくとも一部を複数系統用意し、これらの手段を互いに異なる画素期間で動作させるようにしてもよい。

【0008】本発明によればさらに、第1の信号がカラー画像信号である場合、これらの信号抽出手段、信号反転手段、平均化手段および信号保持手段のうちの少なくとも一部を、カラー画像信号を形成する色信号に対応して複数系統用意し、これらの手段を色信号に対応した画素期間で動作させるように構成するのがよい。

【0009】

【作用】本発明によれば、信号抽出手段は、CCD から第1の信号を受けると、1画素期間ごとにフィードスルーレベルと信号レベルに分離して抽出する。信号反転手段は、フィードスルーレベルと信号レベルのうちの一方を反転し、両者の信号は平均化手段で平均化される。これにより、相関ノイズが相殺され、かつ高域ノイズも低減される。信号保持手段は、平均化手段の出力信号をサンプルホールドして第2の信号としてを出力する。このように、相関ノイズを除去するための信号抽出にゲート回路を使用するので、サンプルホールド回路を含む従来の相関2重サンプリング回路を使用する方式より回路構成が簡単になる。

【0010】

【実施例】次に添付図面を参照して、本発明によるCCD 信号読出し回路の実施例を詳細に説明する。

【0011】図1は本発明のCCD 信号読出し回路10の実施例のブロック構成を示し、図2は、そのタイミングチャートである。実施例のCCD 信号読出し回路10は、固体撮像装置11から出力される画像信号から高域ノイズの折り返しを除去してその出力101に出力するノイズ低減回路である。CCD 信号読出し回路10は、フィードスルー期間のレベルと信号期間のレベルをそれぞれゲート回路13および14により抜き取り、両者の差を求めた後に低域ノイズまたは積分することによって、CCD のリセットノイズやCCD 出力アンプの低域ノイズを低減する。また、ノイズまたは積分した結果の信号をサンプルホールドすることで、高域ノイズが折り返されることなく、良好なS/N比を得る。以下の説明において、信号はその現れる接続線の参照符号で指定する。

【0012】固体撮像装置11は電荷結合デバイス(CCD)であり、複数のCCD セルを有し、被写界を撮像してCCD セルの記憶した信号電荷を順次読み出し、これをフロー

ディング・キャパシタ（図示せず）に一旦蓄積し、その後、フローティング・デフュージョン・アンプ(FDA)

（図示せず）を通してその出力 100に順次出力する撮像装置である。電荷結合デバイス11からの出力信号100は、図2に示すように1画素期間Tごとにリセット成分a、ノイズ $N_i$ （ $i$ は自然数で画素番号に対応）の重畳したフィードスルーレベルbおよび信号レベルcがある。ノイズ $N_i$ は、相関するリセットノイズ、FDA 10の低域のゆらぎノイズ（ $1/f$  ノイズ）、および相関のない高域ノイズを含む。電荷結合デバイス11の出力 100は増幅器12に接続されている。増幅器12は、電荷結合デバイス11の出力信号100 を処理レベルに増幅するものであり、その出力 102はゲート回路(G) 13および14に接続されている。

【0013】ゲート回路13および14は、増幅器12の出力信号100 の信号レベルb、cをゲートパルス130、140により抽出し、ノイズ $N_i$ を含むフィードスルーレベルの信号131 およびノイズ $N_i$ を含む画素信号141 に分離して差動増幅器15へ出力する信号抽出回路である。ゲートパルス(PG) 130、140 は、図2に示すように、それぞれフィードスルー期間bおよび信号期間cと同期し、かつ幅が実質的に同一のゲートパルスである。差動増幅器15は、その入力端子(+、-)にそれぞれフィードスルーレベルの信号131 および画素信号141 が入力され、後者を反転してシリアル信号150 としてノイズ除去回路(NR)16に出力する回路である。もちろん、フィードスルーレベルの信号131 を反転し、画素信号141 の極性を維持するようにしてもよい。ノイズ除去回路16は、差動増幅器15の出力信号150 における逆相のノイズ( $N_i$ 、 $-N_i$ )を相殺し、かつ高域ノイズを減少する回路である。ノイズ除去回路16は本実施例では、後述するように、低域濾波機能または積分機能により実現される。ノイズ除去回路16の出力 161は信号保持回路(SH)17の入力に接続されている。信号保持回路17は、ノイズ除去回路16の出力信号をサンプルホールドして、その出力101 に出力するサンプルホールド回路である。なお、信号保持回路17は設けなくてもよい。

【0014】図1のゲート回路13、14の2つの構成例を図3および図5に示し、その信号波形をそれぞれ図4および図6に示す。図3の上半分は、ゲート回路13または14を模式的に示し、下半分にその具体的構成例を示す。スイッチ200 は、通常状態では、出力端子(OUT) 201 に定電圧VRを出力する接続状態になっている。スイッチ200 は、ゲートパルス(PG) 202が入力すると、これに反応して入力端子(IN) 203の入力信号を出力信号201 として出力する。図5に示す構成例は、相対のエミッタフォロア210 を有し、ベース212 および213 にそれぞれ、ゲートパルス214 および信号215 が印加される。ゲートパルス 214は通常、図6に示すように、信号215より高い電圧VRを有し、それぞれのベース・エミッタ電圧を $V_{be}$  と

すると、出力信号 211の電圧は、 $VR-V_{be}$ に等しい。ゲートパルス 214が入力され、ベース212の電位がベース 213の電位より低下すると、信号 215に応じた信号が出力端子 211に現れる。以上のような方法で、図1のゲート回路(G) 13および14は入力信号を抽出する。

【0015】図7は、図1のノイズ除去回路16を積分回路で実現した構成例を示し、積分回路16の出力 161が次段の信号保持回路17に接続されている。その信号波形図を図8に示す。図7の上半分は、積分回路16とその後段を模式的に示し、下半分にその具体的構成例を示す。積分回路16において、増幅率 $g_m$ の増幅器220 は、図1の差動増幅器15よりのCCD の信号150 を受けてこれを増幅し、それに応じた電流を出力側のコンデンサ221 に与える。コンデンサ221 は、リセットスイッチ222 が開いている期間はCCD の信号150 によって充電される。この時の充電電圧の信号250 は、互いに逆の極性で同じ量のリセットノイズが付加されているフィードスルー期間bと信号期間cのレベルを積分することで、リセットノイズが除去される。さらに、この積分動作によって高域ノイズが平均化され、高域ノイズを大幅に低減することができる。

【0016】こうして、逆相のノイズ( $N_i$ 、 $-N_i$ )が相殺され高域ノイズが低減された信号が保持回路17に入力される。この信号変換を本明細書では「平均化」と称する。このように、積分回路によれば、リセットノイズとともに高域ノイズを除去することができる。次段の信号保持回路17では、入力信号250 を増幅器260 で増幅し、サンプルホールドパルス(SHP)261に反応して閉成するスイッチ262 よりコンデンサ263 を充電する。充電波形の信号101 を装置出力として出力する。その後、1画素期間Tが経過すると、リセットパルス(RS) 265が生起してリセットスイッチ222 が閉成し、これにより積分回路16のコンデンサ221 は放電し、クリアされる。このように、積分回路16によれば、その出力信号から高域ノイズが除去されているので、後段で信号保持回路17によるサンプルホールドを行なっても、折り返しノイズが発生することはない。

【0017】積分回路によるノイズ除去回路16はまた、図7に示す増幅器 220の代わりに差分入力をも有する増幅器 220a を有するものであってもよい。この例を図14に示す。増幅器 220a は、非反転入力(+)と反転入力(-)の差動入力をも有し、非反転入力(+)に一方のゲート回路13の出力 131が、また反転入力(-)に他方のゲート回路14の出力 141が接続されている。こうすることによって、図1に示す実施例にける差動増幅器15を省略することができる。

【0018】ところで、ノイズ除去回路16を低域フィルタで実現した場合の信号波形を図9に示す。低域濾波器16は、その帯域を信号保持回路17のサンプリング周波数 $f_s=1/T$ の $1/2$  以下に設定することにより、信号成分を平

滑化するとともに、ノイズ成分を減少させることができる。つまり、ノイズ除去回路16は、これを積分回路で構成した場合と同様に、低域フィルタによってCCD信号150の平均化を行ない、ノイズ成分の減少した読出し信号101を出力する。ノイズ除去回路16がこのような低域フィルタを含む場合、信号保持回路17は設けなくてもよい。さらに、このフィルタ16に、次のサンプルホールド回路17のキャリア成分( $f_s$ )と同一の周波数を除去するトラップを付加してもよい。

【0019】図1のCCD信号読出し回路10の動作状態では、固体撮像装置(CCD)11の出力信号100は、増幅器12で増幅され、ゲート回路13および14に入力され、ゲートパルス130、140により一部が抽出されて2系統の信号131および141として差動増幅器15の入力端子+、-に入力される。差動増幅器15は、入力信号131、141を受けて後者を反転し、図2に示すシリアルな信号150に変換して出力する。ノイズ除去回路16は、低域フィルタまたは積分により平均化し、すなわち積分回路の場合は入力信号150の逆相のノイズ $N_i$ を相殺し、かつ高域ノイズを減少して信号保持回路17に与える。信号保持回路17はノイズ除去回路16の出力をサンプルホールドして読出し信号101を出力する。

【0020】従来技術による相関2重サンプリング回路は、本実施例におけるゲート回路13および14の部分にサンプルホールド回路が設けられていた。本実施例におけるゲート回路13および14は、サンプルホールド回路に比べると、回路構成が簡略であり、また、ホールド・キャパシタンスがないため、高速動作が可能である。

【0021】ところで、固体撮像装置11が3原色のカラー信号赤(R)、緑(G)、青(B)を、たとえば点順次で出力するタイプの場合、色系統別にCCD信号読出し回路を設けると効果的である。図10にその一例の読出し回路30を、また図12にそのタイミングチャートを示す。ここでは、固体撮像装置11がカラー撮像デバイスである場合、そのカラー出力信号を便宜上、参照符号300で示す。増幅器12は出力信号300を増幅するが、その出力側にカラー信号R、G、Bの色系統別に読出し回路ブロック31、32および33が設けられている。ここでは、図の簡略化のために、読出し回路ブロック31および32のみを図示してあるが、同回路33は、番号のみを示し、ブロックの表示を省略する。しかし、これらの回路ブロック31、32および33は、同じ構成と機能を有し、以下の図では、図1に示す要素と同一機能のものは同一参照番号で示す。この実施例では、ノイズ除去回路16は積分回路で構成されている。もちろん、低域フィルタであってもよい。

【0022】図11のタイミングチャートを参照すれば、CCDの点順次カラー出力信号300の信号Rでは、フィードスルーレベル301のノイズ $N_1$ が信号レベル302の信号 $S_1$ に重畳し、同様に信号Gでは信号レベル402の信号 $S_2$ にフィードスルーレベル401のノイズ $N_2$ がある。この出

力信号300は、増幅器12を通り、各ブロック31、32および33のゲート回路13、14に入る。R信号用のブロック31では、R信号の抽出タイミングで生起するサンプリングパルス303、304がゲート回路13、14に供給され、これによってゲート回路13、14で抽出されたR信号303R、304Rが差動増幅器15に入力される。差動増幅器15の出力信号305は積分回路16を通り、ノイズ $N_1$ が除かれたR信号306となる。結果の信号306は信号保持回路17に入り、信号保持回路17は、Rのカラー信号307を出力する。

【0023】同様にして、G信号用のブロック32では、G信号の抽出タイミングで生起するサンプリングパルス403、404がそのゲート回路13、14に供給され、これによってゲート回路13、14で抽出されたG信号403G、404Gが差動増幅器15に入力される。差動増幅器15の出力信号405は積分回路16を通り、ノイズ $N_2$ が除かれたG信号406となり、信号保持回路17に入ってGカラー信号407を出力する。図示しないB信号用ブロック33もB信号について同様に動作し、その出力507(図示せず)にノイズ $N_3$ が除かれたBカラー信号が出力される。このようにカラー信号R、G、Bの信号読出し経路を3系統に並列化することにより、図1に示す1系統の読出し回路より、さらに高速読出しを可能とすることができる。逆に、各読出し回路ブロック31、32、33を個別に見れば、その動作タイミングに対する要求条件は、図1に示す1系統の回路構成より緩くてよく、したがって、低速の動作デバイスで構成することができる。

【0024】この実施例では、電荷結合デバイス11が点順次にカラー画像信号を出力するタイプであった。このような場合、上述のように回路ブロック31、32、33を色信号R、G、Bの系統に従って設けるのが有利である。しかし本発明は、必ずしもこのようなカラー信号の色系統によるブロック化によらなくてもよい。たとえば、2系統のブロック、たとえば31および32を設け、画像信号を両ブロック31および32へ交互の画素期間ごとに分配するように構成してもよい。電荷結合デバイス11から入力される画像信号もカラー画像信号でなくてもよい。また、電荷結合デバイス11は、カラー画像信号を点順次に出力するタイプのものでもなく、たとえば線順次に出力するタイプであってもよい。

【0025】図12は本発明の他の実施例を部分的に示し、このCCD信号読出し回路40は、図10の実施例における増幅器12の出力側より差動増幅器15までを単一系統とし、差動増幅器15の出力308以降を図10と同様に色信号別の3系統としたものである。このために、差動増幅器15の出力308にはセレクトスイッチ41が接続され、同スイッチ41は色信号に同期して3系統を選択する選択回路である。ゲート回路13および14には、図1の実施例と同様に、画素期間に同期したゲートパルス130および140がそれぞれ入力される。ノイズ除去回路16の出力306および406以降は、図10に示す実施例と同様でよい。

【0026】図13には、図10または図12に示す実施例に適用可能であって、それらの3系統のブロック31、32および33におけるノイズ除去回路16の出力 306および 406などを点順次の画像信号に変換する信号出力回路42の例を示す。この回路42は、3系統の信号保持回路17のサンプルスイッチ 262 (図7) の出力側 306および 406などに単一のコンデンサ263 が接続され、単一のコンデンサ263 は増幅器 410を通して装置出力 101に接続されている。スイッチ262 は、各系統別のサンプルホールドパルスで動作し、その出力が単一のコンデンサ263 でホールドされることにより、点順次の出力信号101 が出力される。換言すれば、この回路42は、サンプルホールド機能と信号の一線化機能を同時に実現している。

【0027】

【発明の効果】このように本発明によれば、サンプルホールド回路を含む従来の相関2重サンプリング回路を用いないので、回路が単純化され、このため、従来より高速度の処理が容易である。

【0028】CCD 読出し信号の画素期間におけるフィードスルーレベルと信号レベルを抽出し、そのうちの一方を反転して他方に加算し、CCD のリセットに起因する相関ノイズおよびCCD 出力アンプによる低域のゆらぎノイズ (1/f ノイズ) を平均化操作で相殺し、かつ高域ノイズを除去する。したがって、すでに高域ノイズが除去されているので、次の段階でサンプルホールドにより信号を保持する構成をとった場合でも、サンプリング周波数による高域ノイズの折り返しが従来の相関2重サンプリング回路に比べて少なく、良好なS/N 比の画素信号を得ることができる。

【図面の簡単な説明】

【図1】本発明によるCCD 信号読出し回路の実施例の機能ブロック図である。

【図2】図1に示す実施例の動作例を示すタイミングチャートである。

【図3】図1の実施例におけるゲート回路の構成例を示す機能図である。

【図4】図3に示すゲート回路の動作例を示すタイミングチャートである。

【図5】図1の実施例におけるゲート回路の他の構成例を示す機能図である。

【図6】図5に示すゲート回路の動作例を示すタイミングチャートである。

【図7】図1の実施例におけるノイズ除去回路および信号保持回路の構成例を示す機能図である。

【図8】図7に示す実施例の動作例を示すタイミングチャートである。

【図9】図1の実施例におけるノイズ除去回路の他の構成例の動作例を示すタイミングチャートである。

【図10】本発明を3原色のカラー信号の色信号系統別に適用したCCD 信号読出し回路の実施例を示す、図1と同様の機能ブロック図である。

【図11】図10に示す実施例の動作例を示すタイミングチャートである。

【図12】図10の実施例においてCCD 信号の入力部を1系統にした構成例を示す構成図である。

【図13】図10に示す実施例において色信号系統別のCCD 信号読出し回路の最終出力段を1線化した回路例示す回路構成図である。

【図14】図7に示す積分回路を差動増幅器で実現したノイズ除去回路の構成例を示す回路構成図である。

【符号の説明】

10, 30, 40 CCD 信号読出し回路

11 固体撮像装置

12 増幅器

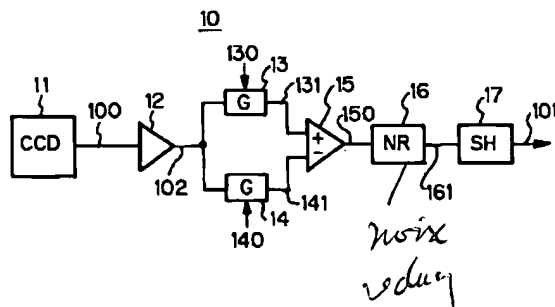
13, 14 ゲート回路

15 差動増幅器

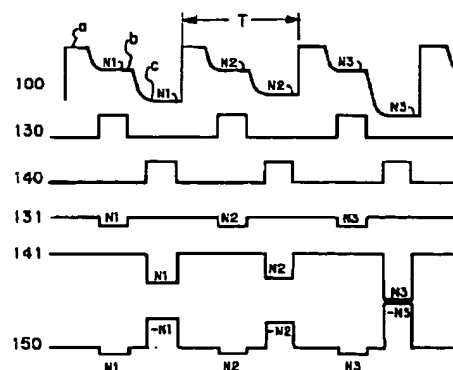
16 ノイズ除去回路

17 信号保持回路

【図1】

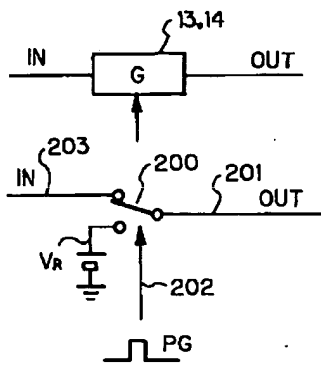


【図2】

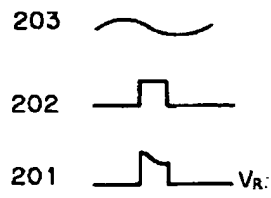




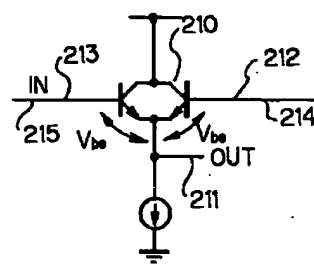
【図3】



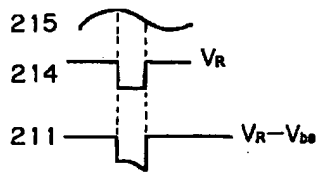
【図4】



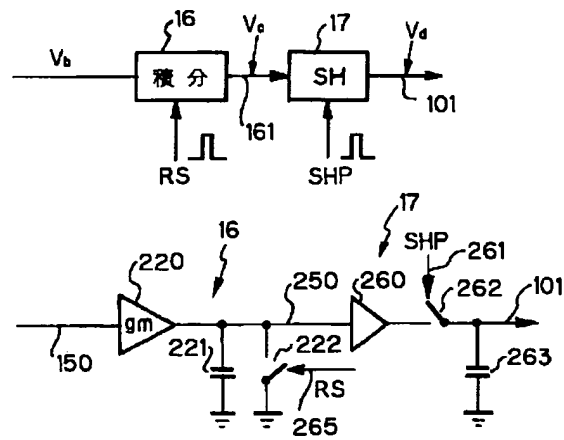
【図5】



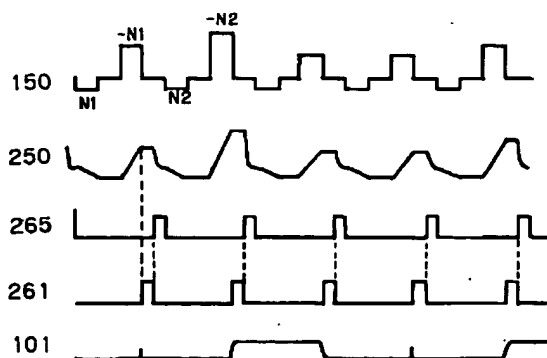
【図6】



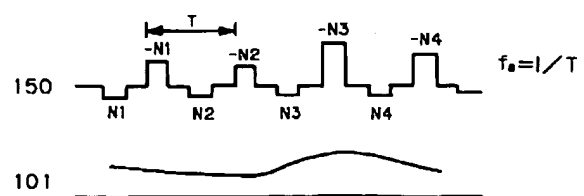
【図7】



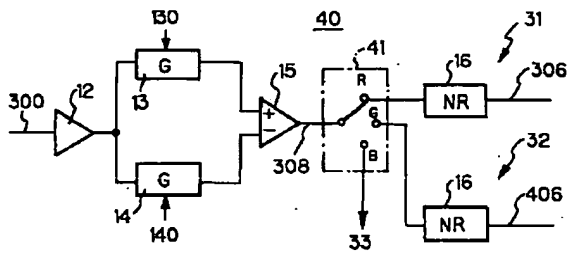
【図8】



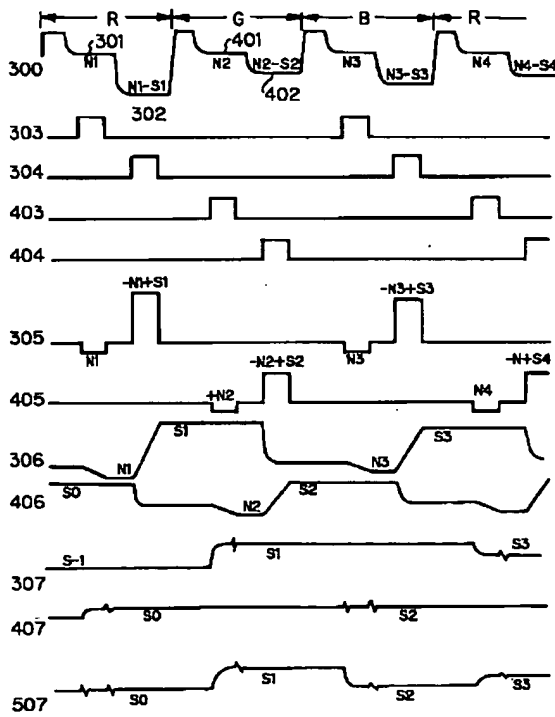
【図9】



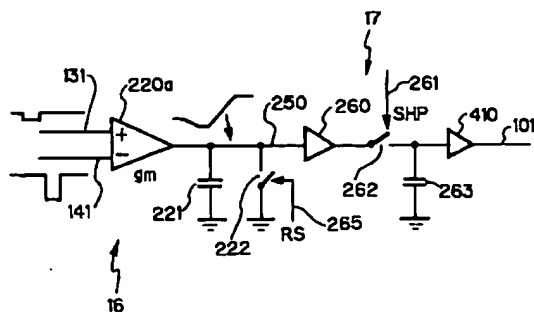
【図12】



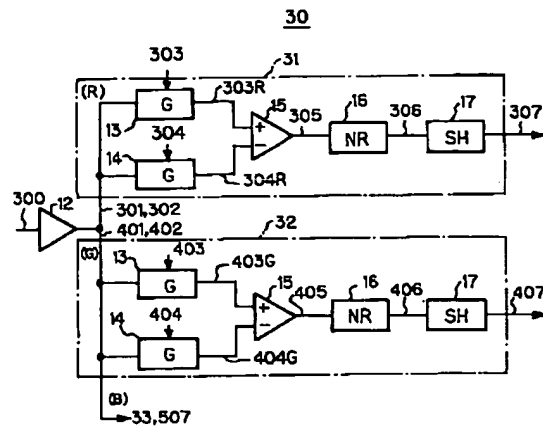
【図11】



【図14】



【図10】



【図13】

